**深 圳 大 学 实 验 报 告**

**课程名称：­ 数字电路**

**实验项目名称： 门电路逻辑功能与测试**

**学院： 计算机与软件学院**

**专业： 计算机科学与技术**

**指导教师： 王佳**

**报告人： 学号：**

**实验时间： 2025年 3月 27 日 星期四**

**实验报告提交时间： 2025年 4月 8 日 星期二**

**教务部制**

|  |
| --- |
| **实验目的：**  1.熟悉门电路逻辑功能，并掌握常用的逻辑电路测试方法；  2. 熟悉数字电路实验箱及双踪示波器的使用方法。 |
| **实验内容:**  (1)异或门逻辑功能测试  (2)利用与非门控制输出。 |
| **实验步骤**  **任务一 异或门逻辑功能测试**  1.按下图接线：  **7daa8d31ef87f67f0fcf9384f8cd29d**    2.测试实验数据并记录结果：   |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | | 输入 | | | | 输出 | | | | | | K3 | K2 | K1 | K0 | A | B | C | （直流电压值） | | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0.0047V | | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 4.86V | | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 4.86V | | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0.0047V | | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0.0047V | | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0.0046V |   3.与已知真值表对比：  异或门真值表：   |  |  |  | | --- | --- | --- | | K1 | K0 | Y | | 0 | 0 | 0 | | 0 | 1 | 1 | | 1 | 0 | 1 | | 1 | 1 | 0 |   由异或门真值表推得：   |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | | K3 | K2 | K1 | K0 | A | B | C | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | | 1 | 0 | 0 | 0 | 1 | 0 | 1 | | 1 | 1 | 1 | 0 | 0 | 1 | 1 | | 1 | 1 | 1 | 1 | 0 | 0 | 0 | | 1 | 1 | 0 | 0 | 0 | 0 | 0 | | 0 | 1 | 0 | 1 | 1 | 1 | 0 |   4.得出电压范围：  逻辑电平0的电压范围： 0~0.0047V  逻辑电平1的电压范围：大于等于4.86V  **任务二 利用与非门控制输出**  1.按下图接线：  **4a55fe57c41721f5455f7ca6aa75a30**    2.用双踪示波器测得波形：    当S端输入电平1时候，当A输入低电平时候，Y为高电平，A为高电平时候，Y为低电平（上A，下Y），结果与预测相符 |
| 实验结论：   1. 判断门电路逻辑电路的功能是否正常：按照门电路功能，根据输入和输出，列出真值表。按照真值表调整电平开关，查看输出 端输出是否符合真值表。所有真值表输入状态时，它的输出都符合真值表，则门电路功能正常，否则不正常。 2. 如果一个与非门的一个输入端接入连续脉冲，其余输入端都是高电平状态时才允许脉 冲通过，其余端为低电平状态时，输出端恒为高电平，禁止脉冲通过。 3. 与非门又称可控反相门：与非门有两个输入端，当其中一端输入为低电平时，输出与另一端输入无关，恒为高电平；当其中一端输入为高电平时，输出与另一端输入相反。当控制端为高电平时，与非门是反相门。因此，与非门是可控反相门。 4. 芯片功能的常用测试手段或方法有 6 种： 板级测试、晶圆 CP 测试、封装后成品 FT 测试、系统级 SLT 测试、可靠性测试、多策并举。 |
| 指导教师批阅意见：  成绩评定：  指导教师签字：  年 月 日 |
| 备注： |

注：1、报告内的项目或内容设置，可根据实际情况加以调整和补充。

2、教师批改学生实验报告时间应在学生提交实验报告时间后10日内。